



(19)

(11) Publication number:

Generated Document.

PATENT ABSTRACTS OF JAPAN(21) Application number: **63188047**(51) Int'l. Cl.: **H04J 13/00**(22) Application date: **29.07.88**

(30) Priority:

(43) Date of application
publication: **08.02.90**(84) Designated contracting
states:(71) Applicant: **NEC HOME ELECTR**(72) Inventor: **TSUMURA SOICHI
ENDO KAORU**

(74) Representative:

**(54) CORRELATION PEAK
DETECTING CIRCUIT**

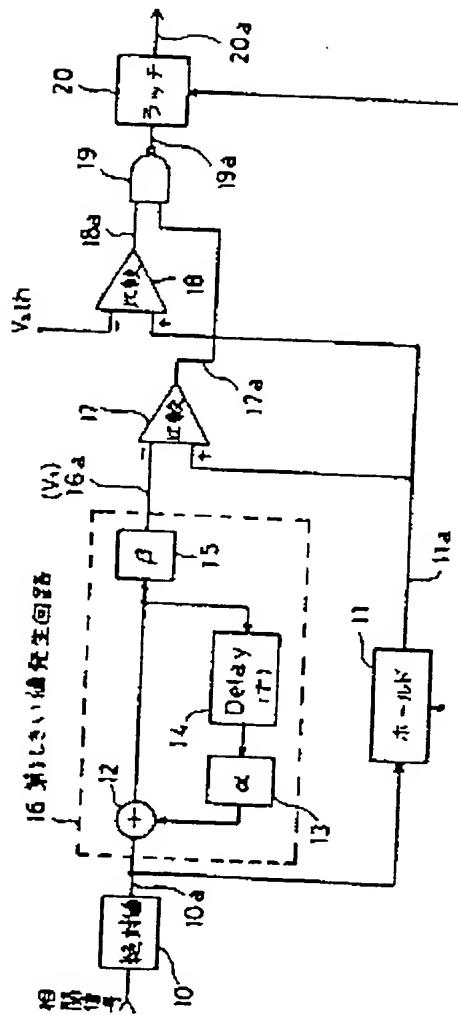
(57) Abstract:

PURPOSE: To prevent erroneous testing generated due to fixing a threshold level by deciding the threshold level corresponding to an amplitude level also in a transmitting circuit in which the fluctuation of the amplitude level of an input signal is large and deciding whether it is a correlation peak or not.

CONSTITUTION: Over a PN cycle, the integral average value of an absolute value signal 10a of a correlation input signal is found, and a first threshold value is fixed by a circuit 16 from the integral average value properly. When the amplitude of the correlation input signal changes, since the first threshold is fixed corresponding to it, erroneous testing for fixing the threshold value can be eliminated. On the other hand, when the amplitude of the correlation input signal is extremely low, also the first threshold value becomes low,

and when sporadic peak-shaped noise is inputted, since it is recognized as a correlation peak erroneously, to prevent it, a second threshold value is fixed with a minimum correlation peak value found empirically as reference. Since the second threshold value can be fixed larger than the peak-shaped noise normally, when it is over the second threshold value, it can be judged that it is detected normally. Thus, an erroneous operation can be prevented.

COPYRIGHT: (C)1990,JPO&Japio



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A) 平2-39644

⑫ Int. Cl.⁵
H 04 J 13/00

識別記号
A

府内整理番号
8226-5K

⑬ 公開 平成2年(1990)2月8日

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 相関ピーク検出回路

⑮ 特願 昭63-188047

⑯ 出願 昭63(1988)7月29日

⑰ 発明者 津村 聰一 大阪府大阪市淀川区宮原3丁目5番24号 日本電気ホーム
エレクトロニクス株式会社内

⑱ 発明者 遠藤 鑑 大阪府大阪市淀川区宮原3丁目5番24号 日本電気ホーム
エレクトロニクス株式会社内

⑲ 出願人 日本電気ホームエレクトロニクス株式会社
大阪府大阪市淀川区宮原3丁目5番24号

⑳ 代理人 弁理士 佐藤 秋比古

明細書

1. 発明の名称

相関ピーク検出回路

否かにより、相関ピークを検出することを特徴とする相関ピーク検出回路。

2. 特許請求の範囲

スペクトラム拡散通信方式の受信機において、受信PN信号の相関信号を入力として、

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、スペクトラム拡散 (SS) 通信方式の受信機に設ける相関器において、同期状態になったか否か検出するための相関ピーク検出回路に関する。

(従来の技術)

(a) 入力信号の絶対値をとり、絶対値信号を出力する絶対値回路と、

SS通信方式の受信機では、内蔵するPN信号発生器の位相をずらして受信変調PN信号との相関をとり、この相関信号が同期状態で高いピーク値を示すことから同期を検出する。このような同期ピーク検出回路としては、従来第3図に示すような回路が周知である。この回路では、受信した相関信号を絶対値回路1をとおして、絶対値信号となし、PN期間の積分平均値を積分回路2で求め、固定のしきい値3と比較器4で比較する。同期状態では送信信号は急激に立上がる所以、固定のしきい値を超えることで、同期を検出する。

(b) 前記絶対値信号の最大値をホールドし、PN周期ごとに出力するホールド回路と、

(c) 前記絶対値信号の積分平均値から、相関ピークを識別する電圧レベルを算出し出力する第1しきい値発生回路と、

(d) 前記第1しきい値と、前記ホールド回路の出力とを比較する比較回路と、

(e) 経験的に得られる最低の相関ピーク値を識別するために定めた第2しきい値と、前記ホールド回路の出力とを比較する比較回路と、

を有し、PN周期ごとに出力される、絶対値信号の最大値が第1、第2しきい値とともに超えたか

(発明が解決しようとする課題)

上記の相関ピーク検出回路は電力線遮送その他伝送路の性質上受信レベルの時間的変動幅が大きく、またノイズレベルが高いような場合には、識別するためのしきい値が固定されているので、不都合な結果を生ずることがある。たとえば、第4回(回)向は受信レベルが小さい場合と大きい場合とを示したもので、しきい値を H_1 もしくは H_2 と始めた場合、 H_1 と始めた場合、 H_2 と始めた場合には小振幅の受信信号に対しては相関ピーク値を検出できない。またノイズが大きい場合にも、しきい値レベルの決定によっては誤動作になる。

本発明の目的は、上記の欠点を除去し、振幅レベルの変動、ノイズ等の大きい伝送特性が不良な伝送路を介するSS通信方式において、相関ピークを確実に検出することのできる相関ピーク検出回路を提供することにある。

(課題を解決するための手段)

本発明の相関ピーク検出回路は、受信PN信号の相関信号を入力として、入力信号の絶対値をとり、絶対値信号を出力する絶対値回路と、前記絶対値信号の最大値をホールドし、PN周期ごとに出力するホールド回路と、前記絶対値信号の積分平均値から、相関ピークを識別する電圧レベルを算出し出力する第1しきい値発生回路と、前記第1しきい値と、前記ホールド回路の出力を比較する比較回路と、経験的に得られる最低の相関ピーク値を識別するために定めた第2しきい値と、前記ホールド回路の出力を比較する比較回路とを備えた回路である。そして、PN周期ごとに出力される、絶対値信号の最大値が第1、第2しきい値とともに超えたか否かにより、相関ピークを検出する。

(作用)

本発明では、PN周期にわたって、相間入力信号の絶対値信号の積分平均値を求め、この積分平均値から適宜第1しきい値を定める。相間入力信号の振幅が変化する場合には、それに相応して第

1しきい値が定まるので、しきい値を固定する場合の欠点を除去できる。

一方、相間入力信号の振幅がかなり低い場合には、第1しきい値も低くなり、散発的なピーク状ノイズが入力したとき、誤って相関ピークと誤認される。これを防ぐため、経験的に求められる最低の相関ピーク値を基準として第2しきい値を定めておく。通常第2しきい値はピーク状ノイズより大きく定めることができるから、この第2しきい値を超える場合には、正常に検出されたものと判断できるので上記誤動作を防ぐことができる。

このように、第1、第2しきい値の両者を相間入力信号が超した場合には、正しい相関ピークであると確認できる。

(実施例)

以下、図面を参照して、本発明の一実施例について説明する。相間信号は、先ず絶対値回路10で、絶対値信号10aに変換される。これは受信機に入力する受信信号の極性が一定しない場合があり、そのため相関ピークの正負の極性が必ずしもま

らないからである。以後の信号処理はすべて絶対値信号について行なわれる所以、特に絶対値信号と明記せず、簡単に相間信号という。相間信号はホールド回路11で最大値をホールドし、PN周期ごとにラッチ信号100が入力されたときに相間最大値11a(R_{max})を出力する。第1しきい値発生回路16は第1しきい値 V_1 を出力するが、この回路は遅延素子14、係数が α ($\alpha < 1$)の係数回路13を帰還路にもつて、入力信号と加算器12で加算する積分回路と、この積分回路の出力を β ($\beta < 1$)倍する係数回路15とからなる。遅延素子14の遅延時間を τ とすれば積分回路の時定数は $\tau / (1 - \alpha)$ となる。 α 、 β は相互に関連して定めることによって、積分平均値もしくは積分平均値近傍に第1しきい値を定め、常に V_1 として出力させることができる。

ラッチ信号100が入力したときに、ホールド回路11の相間最大値11aがそのときの第1しきい値 V_1 ($V_1 + h$)と比較回路17で比較される。また同時に相間最大値11a(R_{max})は

あらかじめ定めておいた第2しきい値 $V_{2t}h$ と比較回路 18 で比較される。相関最大値 11a (R_{max}) が第1しきい値 $V_{1t}h$ 、第2しきい値 $V_{2t}h$ より大きい場合に、NAND回路 19 の出力が "0" となりラッチ回路 20 でラッチされ出力される。

以上に説明したように、ラッチ回路 20 の出力が "0" となると、相関ピークが検出され、同期がとれたことを、受信機の各部に指示する。

次に、第2図に示す波形図により、本実施例により、同期検出が行なわれる状況を示す。ラッチ信号 100 は PN 周期ごとに印加され、最初のラッチ信号 100 の印加時点 (P1) から、各部の波形データが観測され、次のラッチ信号 100 によって、周期終了時点 (P2) の波形データに基づいて、相関ピーク検出を行なう。なおこの相関ピーク検出時点 (P2) が次の観測の開始時点 (P1') になる。

第1しきい値発生回路出力 (V_1) 16a は、PN 周期期間の波形出力により変化するが、P2

時点における出力値が比較時のしきい値 $V_{1t}h$ になる。第2しきい値 $V_{2t}h$ は固定的値である。この値は経的に最低相関ピーク値を識別しうる程度の値に定める。この波形図では信号 10a の波形に合わせて例示してある。ホールド回路 11 の最大相関出力 11a (R_{max}) は PN 周期ごとに出力され、P2 時点において比較される。

この例では $R_{max} > V_{1t}h, V_{2t}h$ であり、ラッチ回路出力 20a が P2 時点で "0" となり、この期間内で同期がとれたことを示している。

以上の説明では、入力相関信号がデジタル信号値かアナログ信号かを明示しなかったが、どちらの形式であっても本回路は有効である。アナログ信号の場合、比較器 17, 18 の出力を論理レベルに合わせて出力するようすればよい。

(発明の効果)

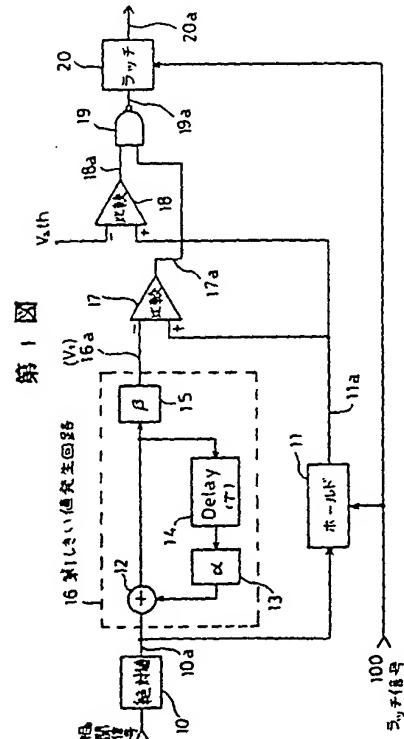
以上、説明したように、本発明は入力信号の振幅レベルの変動が多い伝送回路においても、その振幅レベルに合わせて、しきい値レベルをきめて、相関ピークか否か決めるようにしている。これに

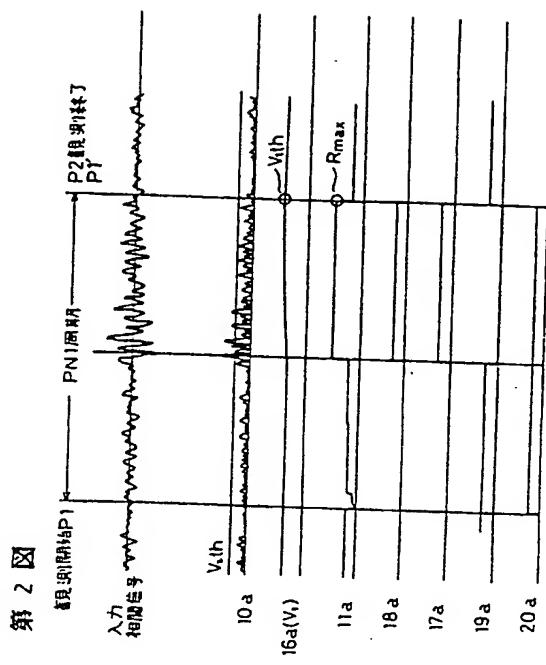
より、しきい値レベルを固定するために生ずる誤検定を防ぐことができる。さらに振幅レベルが低い場合には、上述のようにきめたしきい値レベルが低くなるために、ピークノイズで誤動作を生じないように別にもう1つのしきい値レベルとして、最低の相関ピーク値を検出しうるだけの高いしきい値を定めておき、このしきい値レベルを超すことを相関ピークを決定する条件として付加した。これによりピークノイズによる誤動作を防ぐことができる。

4. 図面の簡単な説明

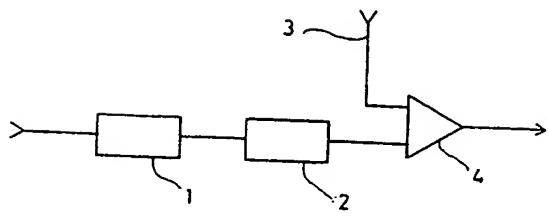
第1図は、本発明の一実施例の回路ブロック図、第2図は上記実施例の各部の波形図、第3図は従来例の回路図、第4図は従来例の問題点を示す図である。

10…対比値回路、 11…ホールド回路、
16…第1しきい値発生回路、 19…NAND回路、
17, 18…比較回路、 19…NAND回路、
20…ラッチ回路、 100…ラッチ信号。





第3図



第4図

